

## Q&Aおよび追加説明

DAシンポジウムにおいて、口頭発表の際、  
およびポスターセッションで寄せられた  
質問とその回答＋追加説明です

## フィッターとの接続について

Q: 論理遅延時間は配置によって異なるのではないか

A: 現在のバージョンでは論理遅延時間は概略値のみを与えており、  
フィッティングを行った結果齟齬が生じた場合には修正が必要である  
将来はフィッターと接続してフィードバックを行うことも検討したい

## 浮動小数点演算の特性について

Q: 他の浮動小数点演算モジュールとの機能比較は行っているか

A: このソフトで作成した演算モジュールの機能は今後検討したい  
なお、今回の検討目的は、個々の演算モジュールの特性ではなく、  
簡単な操作で信号処理論理を形成する支援ソフトの枠組みにある

## *CodeSqueezer Floating* の狙い(補足説明)

A: この製品は、生成される論理の性能よりも、使用の容易さにフォーカスしたものであり、コンピュータ言語でいえばBasic Interpreterに近い存在である

このような製品を開発しようと考えた理由は、

- ・ FPGAは小規模な利用者も多いことから手軽に使える開発環境のニーズも多かろうと考えたこと
- ・ 生成論理の性能を狙うなら、浮動小数点処理とするよりも固定小数点数を用いたほうが高特性が得られるが、開発に手間がかかること

などによる